

# 2周波CVD装置によるTEOS-SiO<sub>2</sub>膜の低温成膜

【サムコ㈱ 開発部 CVDグループ】

## 1. はじめに

当社は創業時よりプラズマCVD装置の開発及びプロセスの提供を行ってきた。近年、このプラズマCVDにおいて、一般的なSiH<sub>4</sub>を用いるSiO<sub>2</sub>成膜技術に加え、より安全性を考慮した液体原料を用いるプラズマCVD技術 (LS-CVD<sup>®</sup>) に取り組んできた。さらに13.56MHzと400kHzの二つの周波数を組み合わせることで、これらの成膜技術を進展させ、化合物半導体市場に貢献している。本稿では、この2周波CVD技術とLS-CVD技術によるSiO<sub>2</sub>成膜データの中から、要求が増加している低温成膜時(150～210℃)の膜質について紹介する。

## 2. 装置構成

SiO<sub>2</sub>成膜は当社デモ機「PD-220L」を用いて行った。図1に装置構成を示す。上部電極に13.56MHz、400kHzの各電源と整合器を接続し、これら二つの周波数を重畳してプラズマを発生させている。

なお、このデモ機の反応室は弊社のアノードカップリング方式を用いたCVD装置である「PD-220シリーズ」と同構造であり、今回紹介する内容は、「PD-220シリーズ」のオプションである400kHzを追加した装置仕様により得られたデータである。

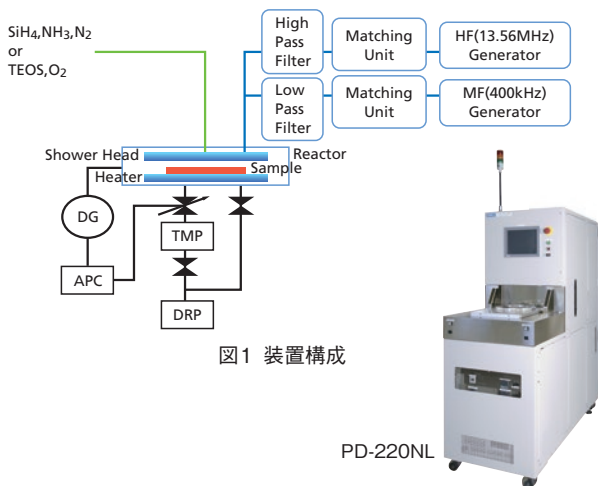


図1 装置構成

PD-220NL

## 3. 2周波CVD技術によるTEOS-SiO<sub>2</sub>膜の低温成膜データ

図2～図5に2周波CVD装置で液体原料のTEOSを用いて成膜したSiO<sub>2</sub>膜の成膜速度、応力、屈折率、及び膜厚均一性に対する成膜温度依存性を示す。他の成膜条件に関しては、13.56MHz：400kHzのパワー比は1：1.25、反応ガス流量、成膜圧力等は一定とした。

従来、アノードカップリング方式にて13.56MHzのみ、かつ200℃程度の低温にてTEOS-SiO<sub>2</sub>膜の成膜を行う場合、高成膜レートを得ようとするとき応力の経時変化が問題であった。応力の経時変化を抑えるには、①成膜速度；20nm/min以下、②

応力；-200 MPa以上(圧縮)の双方を満たすようにSiO<sub>2</sub>成膜条件を調整する必要があった。これに対し13.56MHzと400kHzを重畳する2周波CVD技術を用いることで、成膜温度が150～210℃と低温でも成膜速度90nm/min以上、応力-100MPa(圧縮応力)以下のSiO<sub>2</sub>膜を得ることができた。応力の経時変化も10MPa以下に抑えることができ、膜中のダングリングボンド等が少ない安定した膜質のSiO<sub>2</sub>膜が得られたと考えられる(図2、図3)。これは、低温成膜が求められる樹脂フィルム等への保護膜形成において、フィルムへの熱ダメージ、成膜後の形状変形を抑えつつ厚膜成膜が可能であることを示している。低温・低応力成膜は、半導体デバイス製造工程においてプラズマCVD成膜に求められる要件の一つである。また、屈折率の安定性も高いことから、光学的な用途への応用も可能である(図4)。膜厚についても非常に良い均一性が得られている(図5)。

以上、PD-220シリーズのオプション仕様である2周波CVD装置によるTEOS-SiO<sub>2</sub>成膜において、低温成膜でも良質な膜質が得られることを示した。幅広い分野・市場への展開が期待できる。

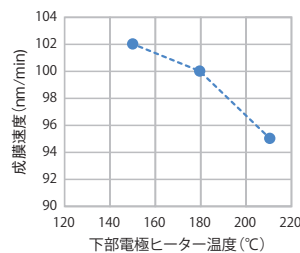


図2 成膜温度と成膜速度の関係

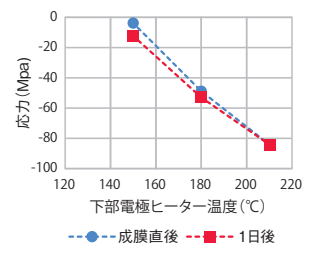


図3 成膜温度と応力の関係

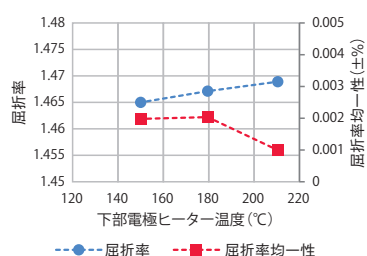


図4 成膜温度と屈折率及び屈折率均一性の関係

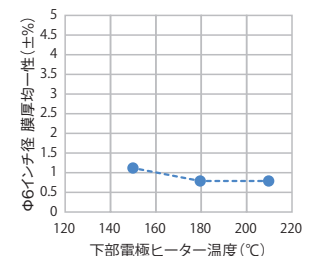


図5 成膜温度と膜厚均一性の関係

## 4. 終わりに

2周波CVDによるTEOS-SiO<sub>2</sub>膜の成膜で、従来の13.56MHzのみでは困難であった低温域での低応力のSiO<sub>2</sub>膜の高速成膜が可能となり、これまで適用が難しかった分野にも応用の可能性が広がったことを示した。今後も日々進化していく薄膜技術、応用分野の拡大に応えられるよう、プロセス及び装置の開発を進めていく。

[LS-CVD装置]

商標登録(サムコ)：液体原料を用いる気相成長装置