

## SiCパワーデバイスへの取り組み

環境負荷低減を実現するグリーンテクノロジー分野で、今注目が集まっているパワーデバイス。電力消費低減に寄与するパワーデバイスについて、ワイドギャップ半導体材料である4H-SiCを中心に、当社における製造技術について紹介する。

### パワーデバイス材料

パワーデバイス用材料として考えられている代表的な物性定数<sup>\*1</sup>を表1にまとめる。酸化物材料は除外した。BFM、BHFМはBaliga性能指数であり、オン抵抗、高速動作(スイッチング)に関係する。パワーデバイス材料として、物性的にはDiamondが群を抜いている。CH<sub>4</sub>+H<sub>2</sub>を用いたμ波プラズマCVDにより~1000℃程度でDiamond基板上へのエピ成膜、及びボロン、リン添加によるpn制御等の研究がなされている。問題としてDiamond基板の入手、デバイス製造技術の確立等が挙げられるが将来的には有望なパワーデバイス材料である。Siは物性面では見劣りするが、真性キャリア濃度の基板入手容易、多様なpn制御方法、エピ成長、熱酸化等デバイス製造技術は成熟している。他の材料によるパワーデバイスには、当然Siデバイス以上の性能が求められる。省エネ志向の現在、低損失(高効率)デバイス、システムの小型化等が必要であり最も可能性のあるパワーデバイス材料は4H-SiC、GaNである。パワーデバイスへの要求としては高耐圧、低リーク電流、ノーマリーオフ、ユニポーラ、低オン抵抗(高チャネル移動度)、電流コラプスの抑制等をクリアする事であり、更に電力変換等では回路技術も重要である。デバイスとしては、SBD、MOSFET、JFET、SIT等が候補となる。

### 4H-SiCデバイス応用

4H-SiCの単結晶成長は、ホモエピが可能であり、またp層・n層形成も可能である。従って、良質な単結晶が得られるので、縦型デバイス応用が可能である。当社では、トレンチMOSFETに着目し塩素系反応ガス、フッ素系反応ガスを用いた4H-SiCのRIEを行っている。トレンチMOSFET実現の為に、ゲートを形成するトレンチ側壁を平滑にRIEする事、トレンチ底面をラウンド形状(ノッチレス)にRIEする事が最重要である。図1にフッ素系ガスによりICP-RIE後の結果の一例を示す。

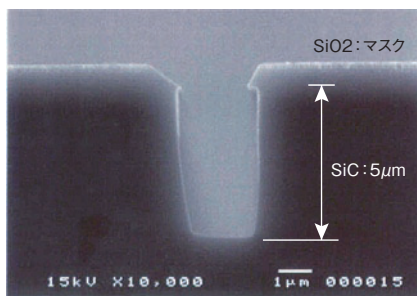


図1 SiC トレンチ溝 断面形状

表1 ワイドバンドギャップ半導体材料の代表的な物性定数

材料	Diamond	GaN	4H-SiC	6H-SiC	3C-SiC	GaAs	Si
バンドギャップ E <sub>g</sub> (eV)	5.45	3.39	3.26	3	2.2	1.4	1.1
電子移動度 μ <sub>e</sub> (cm <sup>2</sup> /V·s)	2,200	900	1,000/850	800/400	900	8,500	1,400
正孔移動度 μ <sub>h</sub> (cm <sup>2</sup> /V·s)	1,600	150	115	90	40	400	600
絶縁破壊電界強度 E <sub>c</sub> (MV/cm)	10	3.3	2.5	2.8	1.2	0.4	0.3
飽和移動度 V <sub>sat</sub> (10 <sup>7</sup> cm/s)	2.7	2.7	2.2	1.9	2	2	1
真性キャリア濃度 n <sub>i</sub> (cm <sup>-3</sup> )	1.6X10 <sup>-27</sup>	1.9X10 <sup>-10</sup>	8.2X10 <sup>-9</sup>	2.3X10 <sup>-6</sup>	6.9	1.8X10 <sup>6</sup>	1.5X10 <sup>10</sup>
熱伝導率 λ (W/cm·K)	20	2	4.9	4.9	4.9	0.5	1.5
比誘電率 ε <sub>r</sub>	5.5	9	9.7	9.7	9.7	12.8	11.8
バルク成長(基板)	研究段階	入手困難	入手可	入手可	入手困難	入手容易	入手容易
Direct/Indirect	I	D	I	I	I	D	I
BFM(対Si) ε <sub>r</sub> μ <sub>e</sub> E <sub>c</sub> <sup>3</sup>	27,128	653	340	191	30	16	1
BHFМ(対Si) μ <sub>e</sub> E <sub>c</sub> <sup>2</sup>	1,746	78	50	25	9	11	1

マスクは、全面成膜したSiO<sub>2</sub>をフォトリソプロセス後にRIEを行い形成した。ノッチレスRIEは実現できているが、SiO<sub>2</sub>マスクよりRIE後の幅が広がっており、且つポーリング形状である。マスクの幅のまま垂直形状へ改善する必要がある。この点はイオン性主体のRIEにより容易に改善できる。しかし、SiO<sub>2</sub>マスクに起因した縦筋がトレンチ側壁に生じる。現在、イオン性、ラジカル性RIEのバランス、側壁保護膜の形成等の視点から考察を行い、目的に合うICP-RIEプロセス開発を行っている。4H-SiCデバイスに関しては、京都ナノテククラスター事業を通じ、京都大学 松波名誉教授、木本教授よりご助言をいただいた。SiC-MOSFETの実用化の問題点は、SiO<sub>2</sub>(熱酸化)/SiC界面に形成されるSixCyOによる界面順位によりチャネル移動度が数10cm<sup>2</sup>/V·sと低い事であり、従ってオン抵抗が下がらない為と考えられている。チャネル移動度向上の為に低温成膜という視点からアプローチを行っている東工大 精密工学研究所 徳光准教授の研究結果<sup>\*2</sup>は興味深い。低温成膜は当社の開発方針でもあり、当社のプラズマCVD装置であるPD-220LCにより成膜を行い、デバイス特性評価を目指している。チャネル移動度の目標は200cm<sup>2</sup>/V·s以上である。

### 終わりに

当社のSiCパワーデバイスへの取り組みに関して、ICP-RIE装置、プラズマCVD装置、パワーデバイス材料加工・成膜プロセス、デバイス展開について示した。最近、パワーデバイスとして有望な材料である4H-SiCを用いたSBDが実用化された。これを機に、今後、実用化開発が加速する事を期待する。当社は、装置性能を更に向上させパワーデバイス分野に貢献する。

### Reference

- \*1 四戸 孝:SiCパワーデバイス,東芝レビューvol.59 No.2(2004), Dr. T. Paul Chow著書等
- \*2 T.Hatayama,S.Hino,N.Miura,T.Oomori,E.Tokumitsu:Remarkable Increase in the Channel Mobility of SiC-MOS FETs by Controlling the Interfacial SiO<sub>2</sub> Layer Between Al<sub>2</sub>O<sub>3</sub> and SiC,IEEE Transactions on Electron Devices, Vol. 55, No. 8, pp. 2041-2045, 2008, Aug.